

**СИНТЕЗ СВЕРТОЧНЫХ ФУНКЦИЙ В РЕАЛЬНОМ ВРЕМЕНИ  
В СИСТЕМАХ ПРОГРАММНО-ЗАВИСИМОГО РАДИО  
И ФАЗО-ЧАСТОТНЫХ ИЗМЕРИТЕЛЬНЫХ УСТРОЙСТВАХ**

**И.Е. Тарасов<sup>@</sup>,  
Д.С. Потехин**

*МИРЭА – Российский технологический университет, Москва 119454, Россия*  
*<sup>@</sup>Автор для переписки, e-mail: Ilya\_e\_tarasov@mail.ru*

В статье рассматривается оригинальный способ математического синтеза и технической реализации аппаратного генератора сверточных функций на основе вейвлет-функции Морле, предусматривающий интенсивное использование аппаратных компонентов высокопроизводительных программируемых логических интегральных схем (ПЛИС) для создания генераторов гармонических и модулирующих гауссовских функций, которые работают в режиме реального времени. Применение модулированных гармонических рядов позволяет регулировать характеристики сверточных функций в частотной и временной областях, при этом подстройку коэффициента затухания модулирующей функции для обеспечения минимизации фазовых искажений предлагается производить с учетом дискретного представления коэффициентов получаемой функции. Аппаратный генератор коэффициентов позволяет использовать ядра свертки высоких порядков, что недостижимо при условии хранения этих коэффициентов в памяти ПЛИС, объем которой ограничен. Проведенный в статье анализ позволил получить набор характеристик ядер свертки при различных показателях пределов интегрирования и связанного с ними коэффициента затухания гауссовского модулирующего окна. При реализации модуля генератора на базе ПЛИС использовано сочетание готовых компонентов, основанных на алгоритме CORDIC, и компонентов оригинальной разработки. Моделирование и реализация генератора выполнена на базе ПЛИС серии Kintex-7. С помощью данного подхода оказалось возможным построение высокоточных устройств, основанных на измерении частоты и фазы периодического сигнала, а также систем программно-зависимого радио, допускающих полностью цифровую обработку сигнала, включая входной радиочастотный сигнал. Архитектура разработанного генератора соответствует тенденциям развития аппаратной платформы ПЛИС и может быть использована в перспективных семействах этих микросхем.

**Ключевые слова:** вейвлет-анализ, цифровой фильтр, программно-зависимое радио, информационно-измерительная система, ПЛИС, система на кристалле.

## REAL-TIME KERNEL FUNCTION SYNTHESIS FOR SOFTWARE-DEFINED RADIO AND PHASE-FREQUENCY MEASURING DIGITAL SYSTEMS

I.E. Tarasov<sup>@</sup>,  
D.S. Potekhin

MIREA – Russian Technological University, Moscow 119454, Russia  
<sup>@</sup>Corresponding author e-mail: Ilya\_e\_tarasov@mail.ru

This article presents a state-of-the-art method of mathematical analysis and implementation of a hardware-accelerated generator of kernel functions based on Morlet wavelet. The method is based on heavy usage of hardware cores of high-performance programmable logic devices (PLD) for generating harmonic and Gaussian modulating functions in real-time mode. The usage of modulated harmonic series allows tuning parameters of kernel functions both in frequency and time domains, while fine tuning of damping factor of Gaussian function is performed on the base of fixed-point representation of wavelet samples. The proposed hardware generator has a feature allowing to create high-order kernel functions, which is impossible with the approach based on storing coefficients in on-chip memory limited in size. An analysis performed in the article allows calculating a set of integration limits and corresponding damping coefficients for Gaussian modulating function. Implementation on the PLD was performed with combination of existing IP-cores based on CORDIC algorithm and original developed components. Modelling and implementation are performed with Kintex-7 series PLD. Using this approach several high-precision systems were designed. These systems are precision measurement devices for frequency and phase measurements. They also may be used for software-defined radio devices, including pure digital implementation of an input radio-frequency signal. Some examples are also reviewed.

**Keywords:** wavelet analysis, digital filter, software-defined radio, information-measurement system, PLD, system-on-chip.

### Введение

В современной микроэлектронике в последнее десятилетие отчетливо проявляется тенденция повышения степени интеграции компонентов на кристалле. Это отражается не только в экстенсивном увеличении количества транзисторов на полупроводниковом кристалле сверхбольшой интегральной схемы (СБИС), но и размещением на одном кристалле разнородных компонентов, образующих интегрированную систему вычислений или обработки данных. Для таких СБИС используется термин «Система на кристалле» (СНК), или *System-on-Chip*. Преимущества подхода СНК по сравнению с решением на дискретных компонентах проявляются в уменьшении стоимости, в повышении продуктивности разработки за счет использования проверенного производителем решения, в повышении пропускной способности накристалльных сетей передачи данных, которые имеют естественное преимущество над межкристалльными интерфейсами. Перспективы разработки СБИС класса СНК широко освещаются в специальной литературе [1–3]. Состоявшийся выход на рынок СНК, объединяющих процессорные ядра и высокоскорост-

ные периферийные устройства, открывает новые возможные сферы применения такой элементной базы.

Целью данной работы является поиск эффективных способов применения элементной базы программируемых логических интегральных схем с архитектурой FPGA или СНК для решения задач цифровой обработки сигналов с интенсивным использованием прямого синтеза ядер свертки. Необходимо также рассмотреть архитектуры вычислительных систем на базе ПЛИС, позволяющих реализовать данный подход на практике, в первую очередь, в сфере измерительной техники и программно-зависимого радио.

Направление программируемых логических интегральных схем (ПЛИС) для СНК представляет собой привлекательную сферу. Это обусловлено тем, что ПЛИС, как элементная база, в виде матрицы программируемых ячеек обладает невысокой технико-экономической эффективностью при реализации широко распространенных решений, а высокочастотные компоненты, включающие аналоговые цепи, на программируемых ячейках реализовать, как правило, невозможно. Поэтому на протяжении развития элементной базы ПЛИС с архитектурой FPGA в эти микросхемы добавлялись компоненты СНК, такие, как блоки памяти, устройства цифровой обработки сигналов с аппаратной поддержкой операции «умножение с накоплением», аппаратные процессорные ядра, компоненты высокоскоростных последовательных интерфейсов.

В 2017 г. компания Xilinx, ведущий мировой производитель FPGA, объявила о выпуске нового семейства СНК Zynq RFSoc [4], которые впервые в отрасли объединили в составе одной СБИС матрицу программируемых логических ячеек, аппаратные процессорные ядра и компоненты АЦП и ЦАП гигагерцового диапазона. АЦП и ЦАП, создание программно-зависимого радио (ПЗР) с цифровой обработкой не только ПЧ, но и ВЧ (для создания систем связи специального назначения, так как для стандартных систем реализованы заказные микросхемы физического уровня). Размещение высокоскоростных АЦП и ЦАП в составе СБИС с реализацией аппаратного согласованного шинного интерфейса открывает принципиально новые возможности построения систем цифровой обработки сигналов, что связано прежде всего с отказом от внешнего межкристального интерфейса передачи данных от АЦП/ЦАП к устройству обработки, который в данном применении требует пропускной способности в десятки Гбайт/с.

### **1. Реализация цифровой обработки сигнала в ПЛИС на базе свертки с модулированными гармоническими функциями**

Вышедшее семейство ПЛИС Zynq RFSoc в настоящее время представлено пятью СБИС с различными решениями по видам корпуса для каждого наименования. Основные характеристики:

- логических ячеек: до 930 тыс.;
- блоков «умножение с накоплением»: 4272;
- накристалльной статической памяти: 60.5 Мбит;
- аппаратные компоненты контроллеров PCIe Gen3, 100G Ethernet, 150G Interlaken.

Основной отличительной чертой является размещение в СБИС компонентов высокоскоростных АЦП и ЦАП. АЦП имеют частоту преобразования 4 ГГц при разрядности 12 бит, а ЦАП – частоту 6.4 ГГц при разрядности 14 бит. Если использовать внешние

микросхемы, то подобные сигналы можно вводить в систему обработки только при использовании высокоскоростных последовательных приемопередатчиков, например, с интерфейсом JESD204. Такое требование существенно усложняет системные аспекты проектирования, формируя высокие технические риски получения неработоспособного высокочастотного интерфейса. Поэтому при наличии аппаратного решения АЦП и ЦАП, согласованного с цифровой частью СБИС готовыми интерфейсами от производителя, появляется возможность сосредоточиться на проектировании системы цифровой обработки сигнала.

Состав системы на кристалле Zynq RFSOC приведен на рис. 1.

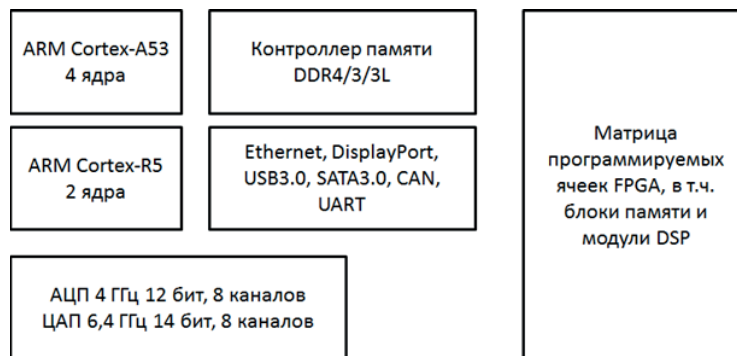


Рис. 1. Состав системы на кристалле Zynq RFSOC.

Высокая производительность ПЛИС ставит задачу поиска методических решений в области сверточных функций. Перспективное направление – модуляция гармонического ряда оконными функциями. Учитывая фундаментальное ограничение в виде соотношения неопределенности:

$$\Delta t \cdot \Delta f \geq \frac{1}{\pi}, \quad (1)$$

где  $\Delta t$  – длительность сигнала;

$\Delta f$  – полоса частот,

можно утверждать, что управление соотношением локализации функции в частотно-временной области способно оказать существенное влияние на характеристики системы цифровой обработки сигнала. Данное направление, связанное с конструированием сверточных функций с компактным носителем, носит название вейвлет-анализа и заключается в представлении анализируемых сигналов в виде ряда периодических функций, ограниченных во времени и имеющих различные частотно-временные масштабы. Теоретические основы вейвлет-анализа широко освещены в соответствующих источниках [5–8]. Одна из распространенных вейвлет-функций – вейвлет Морле, который целесообразно рассматривать как гармонический ряд, модулированный функцией Гаусса.

Приводимые в литературе выражения, ставшие типичными для вейвлета Морле

$\psi(x) = (\cos 5x + j \cdot \sin 5x) \cdot e^{-\frac{x^2}{2}}$  с соответствующим ему вейвлет-преобразованием

$W_f(t, a) = \frac{1}{a} \int_{-4\pi}^{+4\pi} \psi\left(\frac{x-t}{a}\right) \cdot f(x) dx$ , имеют ряд недостатков, существенных при выполнении

высокоточного анализа:

1. Временная локализация в пределах  $\pm 4\pi$  с используемым в исходном представлении коэффициентом затухания модулирующей функции Гаусса приводит к неравенству нулю вещественной составляющей вейвлет-функции.

2. Единственный вариант сочетания пределов временной локализации и коэффициента затухания однозначно приводит к единственной АЧХ функции, что не позволяет регулировать ее поведение в частотно-временной области, оставаясь в рамках исходного определения вейвлета Морле.

В [9] исследовано поведение модифицированного вейвлета Морле при изменении диапазона его локализации с соответствующим изменением коэффициента затухания модулирующей функции Гаусса. Выявлена возможность получения серии функций, отличающихся добротностью в частотной области, которые могут быть эффективно использованы в качестве полосовых фильтров для выявления гармонических составляющих исследуемых сигналов.

Таким образом, для получения требуемой АЧХ функции с соответствующим ее поведением в частотно-временной области необходимо использовать модифицированный вид вейвлет-функции Морле:

$$\psi(\tau) = (\cos 2\pi f_0\tau + j \cdot \sin 2\pi f_0\tau) \cdot e^{-\frac{(2\pi f_0\tau)^2}{k}} \quad (2)$$

и вейвлет-преобразования:

$$W_f(t, a) = \frac{1}{a} \int_{-\tau_{zp}}^{\tau_{zp}} (\cos 2\pi f_0\tau + j \cdot \sin 2\pi f_0\tau) \cdot e^{-\frac{(2\pi f_0\tau)^2}{k}} \cdot X(t-\tau) \cdot d\tau. \quad (3)$$

Выражение (3) описывает вейвлет-преобразование функцией Морле, для которой границы интегрирования, выраженные в количестве полупериодов  $x$  анализируемого сигнала:

$$\pm\tau_{zp} = \pm x \cdot T = \pm x \cdot \frac{1}{f}, \quad (4)$$

где  $f$  и  $T$  – частота и период сигнала, соответственно.

При этом в (3) изменен смысл границ интегрирования, классически задаваемых в радианах, и масштаба  $a$ . В модифицированном виде границы интегрирования выражаются в единицах времени, а коэффициент  $a$  имеет смысл масштабного коэффициента. Соответствие классических и модифицированных границ  $\pm 4\pi$  означает, что вейвлет-функция занимает  $\pm 4$  полупериода  $x$ .

На рис. 2 приведены АЧХ различных функций. Для всех кривых количество точек выборки дано на период сигнала.

Добротность вейвлет-функции Морле определяется выражением (5):

$$Q = \frac{\sqrt{k}}{2\sqrt{2\ln 2}} \quad (5)$$

и, как видно из выражения (3), зависит только от коэффициента затухания.

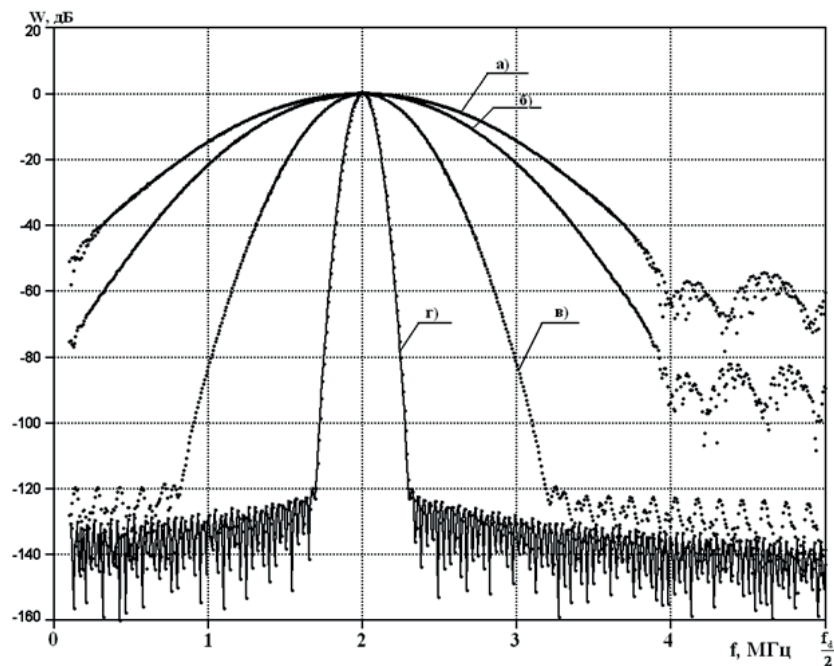


Рис. 2. АЧХ вейвлет-функций Морле с границами интегрирования  $\pm 3.5T$  (а),  $\pm 5.5T$  (б),  $\pm 13.5T$  (в),  $\pm 53.5T$  (г) вейвлет-функция Морле.

Таким образом, использование модифицированного вида вейвлет-функции Морле позволяет получить функцию с заданной добротностью АЧХ, влиянием шума на погрешность определения амплитуды и фазы [8] и с соответствующим ее поведением в частотно-временной области.

Рассмотренный подход был использован при разработке высокоточных измерительных систем – мостов переменного тока Тангенс-МЗ и МЕР-6ИС, где применены вейвлет-функции размером около 90 тыс. отсчетов. Приборы выпускаются в России, имеется свидетельство об утверждении типа измерительного средства № 44621-10 и сертификат, удостоверяющий регистрацию в государственном реестре средств измерения, № 32526-06. Достижимая погрешность – не более  $2 \cdot 10^{-4}$  на частоте 50 Гц, что соответствует требованиям ГОСТ. Однако практика разработки продемонстрировала возможность дальнейшего повышения точности при увеличении размера сверточной функции.

## 2. Аппаратный синтез вейвлета Морле в базисе ПЛИС

Механическое увеличение размера сверточной функции ведет к увеличению размера памяти, требуемой для ее хранения, что при достижении определенного предела может стать неприемлемым с точки зрения выбранной аппаратной платформы и системной архитектуры. Заметим, что оптимальной технической реализацией устройства хранения коэффициентов функции является накристалльная статическая память, которая, кроме высокой пропускной способности, обеспечивает также гарантированно низкую латентность доступа. Применение, например, динамической памяти с интерфейсом DDR3/4 неоправданно усложняет техническую реализацию измерительного устройства из-за странной организации данных и пакетного доступа, что приводит к фрагментированным сеансам чтения.



Задачи спектрального анализа требуют также большого количества функций для различных частот. Поэтому следует рассмотреть альтернативные способы формирования коэффициентов вейвлет-функции. Таким способом является их синтез в реальном времени.

В работе предлагается формирование отсчетов вейвлет-функции на базе IP-ядер вычислителей CORDIC (*Coordinate Rotating Digital Interface Computer*). Алгоритм CORDIC подразумевает вычисление трансцендентных функций путем одновременного выполнения поворота вектора в аккумуляторной (полярной) и алгебраической (декартовой) форме. При этом достигается высокая точность вычислений в сочетании с предсказуемым временем получения результата (один такт на бит плюс возможная конвейеризация). Недостатком алгоритма является ограниченный диапазон аргумента. В частности, при вычислении экспоненты он ограничен величиной  $\pi/4$ . Однако для указанного выше примера, если пределы интегрирования  $\pm 13.5\pi$ , максимальный аргумент экспоненты составляет приблизительно 20.5.

Для вычисления экспоненты с расширенным диапазоном аргумента разработано IP-ядро, в котором выражение  $e^x$  разбивается на две составляющие согласно равенству  $e^{a+b} = e^a e^b$ . Представив аргумент экспоненты в виде двух слагаемых, можно вычислить экспоненту как произведение экспонент, одна из которых находится согласно алгоритму CORDIC, а вторая – выбирается из таблицы. Таблица реализуется в виде блока памяти.

Удобно представить в таблице значения экспонент для аргументов с шагом 0.5. Тогда при представлении аргумента в формате с фиксированной точкой старшая часть, включая один разряд после точки, является индексом элемента таблицы, а младшая часть используется как аргумент для CORDIC. Для пределов интегрирования  $\pm 13.5\pi$  размер таблицы составляет 41, что приемлемо при реализации в ПЛИС.

При таком подходе разрядность вейвлет-функции составляет:

$$R = N + M + L, \quad (6)$$

где  $N$  – разрядность экспоненты в табличном представлении;

$M$  – разрядность экспоненты от дробной части аргумента;

$L$  – разрядность гармонической составляющей вейвлет-функции.

При анализе (6) необходимо учитывать, что для представления экспоненты от аргумента в диапазоне 0–21 необходимо использовать 32 разряда. Поэтому итоговая разрядность отсчетов вейвлет-функции оказывается большой (вплоть до 96 разрядов при использовании 32-разрядного аргумента с соответствующей разрядностью компонентов, вычисляемых по алгоритмам CORDIC).

На рис. 3 показана структурная схема IP-ядра для аппаратного вычисления коэффициентов вейвлет-функции Морле с регулируемой частотой гармонической составляющей и коэффициентом затухания модулирующей функции Гаусса.

Устройство работает следующим образом. Линейный счетчик формирует последовательность отсчетов времени с возможностью регулирования периода гармонической составляющей путем применения в нем фазового аккумулятора с программно регулируемым шагом. Выход счетчика подается на IP-ядро CORDIC, вычисляющее компоненты гармонической функции  $\cos x$  и  $\sin x$ . Возводя номер отсчета времени в квадрат и умножая его на масштабирующий коэффициент  $k$  (программно регулируемый), можно вычислить аргумент функции Гаусса. Этот аргумент разбивается на два компонента –

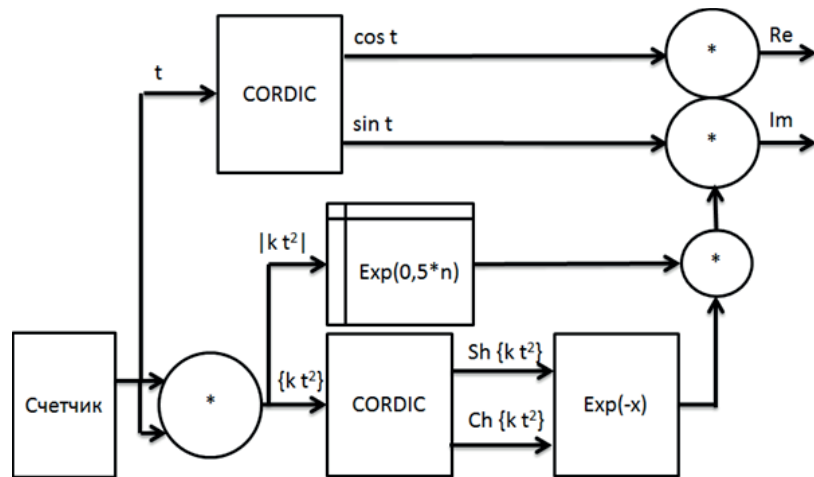


Рис. 3. Структурная схема IP-ядра синтеза вейвлет-функции Морле с вычислением гармонического ряда и модулирующей функции в реальном времени.

полуцелая часть (т. е. количество полуцелых частей аргумента), обозначенная на рис. 3 вертикальными скобками, и дробная часть, обозначенная на рис. 3 фигурными скобками. Вычисление полуцелой и дробной частей фактически не производится, так как данные компоненты располагаются в соответствующих частях разрядной сетки аргумента функции Гаусса, представленной в форме числа с фиксированной двоичной точкой.

Вычисление экспоненты от полуцелой части производится с помощью таблицы экспонент, поскольку количество возможных значений аргумента существенно ограничено, как было показано выше. На практике при использовании ПЛИС данная таблица реализуется в небольшом (несколько десятков) количестве модулей распределенной памяти LUTRAM. Данные аппаратные затраты пренебрежимо малы, так как количество ячеек LUT в современных FPGA исчисляется сотнями тысяч.

Вычисление экспоненты от дробной части осуществляется с помощью IP-ядра CORDIC, настроенного на вычисление гиперболической пары функций  $sh x$  и  $ch x$ . Компоненты вычисленной функции Гаусса перемножаются, причем происходит увеличение разрядности результата.

Полученная модулирующая функция Гаусса умножается на составляющие гармонической функции, при этом результатом являются вещественная и мнимая части вейвлет-функции. Разрядность такой функции завышена относительно практических требований, в частности, для 32-разрядных составляющих равняется 96 бит.

Реализация разработанного IP-ядра на языке описания аппаратуры VHDL с применением IP-ядер CORDIC выполнена в синхронном стиле с глубокой конвейеризацией, что позволяет сохранить высокую тактовую частоту – свыше 250 МГц для 28-нм ПЛИС Xilinx серии 7. Ввиду большой латентности исходных IP-ядер CORDIC (равной разрядности результата плюс 3) итоговая латентность IP-ядра находится в пределах 40–50 тактов, однако конвейеризованная схема обеспечивает постоянный поток данных. Данная схема интенсивно использует аппаратные блоки DSP48, реализующие операцию «умножение с накоплением». Например, типичным значением является 24 таких блока, с учетом требуемых для последующей операции свертки с анализируемым потоком данных с АЦП.

Такое интенсивное использование компонентов DSP48 представляется положитель-



ным свойством. Если рассматривать состав ПЛИС с архитектурой FPGA, в которой основными составляющими являются логические ячейки, накрystalная память и блоки DSP48, видно, что блоки памяти и ячейки имеют широкий спектр применения в цифровых системах, и на их базе могут быть построены и другие модули – например, процессор управления и интерфейсные контроллеры. Привлечение блоков памяти для хранения коэффициентов фильтра автоматически повлечет уменьшение размера памяти программ и данных процессора, буферов данных для периферийных контроллеров и т. п. Это приводит к ухудшению характеристик данных компонентов системы. Возможность вычисления коэффициентов фильтра в реальном времени в пределах СНК открывает широкие возможности синтеза сверточных функций и построения систем цифровой обработки сигналов с высокой пропускной способностью внутренних трактов данных.

### **3. Аппаратный синтез коэффициентов сверточных функций в системах программно-зависимого радио**

Реализация систем программно-зависимого радио (ПЗР) требует решения проблемы разработки методов расчета коэффициентов целочисленного цифрового фильтра с учетом эффектов квантования по уровню. Необходимо также разработать способ подавления зеркального канала с использованием фазовращательных звеньев, построенных на базе ортогональных КИХ-фильтров и обеспечивающих фазовый сдвиг в требуемом диапазоне частот, а также создание базовой платформы для программно-зависимого трансивера на их основе. Указанные задачи могут быть эффективно решены с применением аппаратных модулей синтеза сверточных функций. При условии применения высокоскоростных АЦП гигагерцового диапазона, интегрированных в СБИС СНК, например, как Zynq RFSOC, появляется возможность непосредственно обеспечить прямое преобразование высокочастотного радиосигнала.

На рис. 4 приведена структурная схема программно-зависимого приемника [10], построенного по схеме прямого преобразования входного радиочастотного сигнала. В схеме используется прямое аналого-цифровое преобразование входного аналогового сигнала с получением квадратурных составляющих фильтров с конечной импульсной характеристикой. Полученный сигнал промежуточной частоты подается на сверточный фильтр, построенный на базе описанного в статье подхода. Итоговый информационный сигнал низкой частоты обрабатывается процессором, выполненным на базе программируемых ячеек ПЛИС.

Преимущества сверточных функций сверхвысокого порядка проявляются в задачах прецизионных измерений, как уже было показано на примере цифровых мостов переменного тока. Приведенная на рис. 4 схема использована для приема сигнала эталона частоты-времени RBU, вещающего на частоте 66.(6) кГц [11]. Поскольку источником сигнала является атомный (цезиевый) стандарт частоты, сигнал может быть использован в качестве эталона для проверки характеристик радиоприемника. АЧХ синтезированных сверточных функций для приема ряда стандартов частоты (MSF, RBU, DCF) изображены на рис. 5.

Приемник сигнала RBU использован нами для реализации системы сличения стандартов частоты, где передатчик RBU выступал в качестве эталона для подстройки стандарта частоты-времени СЧВ-74 на основе рубидиевого генератора. Практические исследования показали возможность генерации сверточных функций с точностью, превышающей практические потребности для сличения двух атомных стандартов частоты.

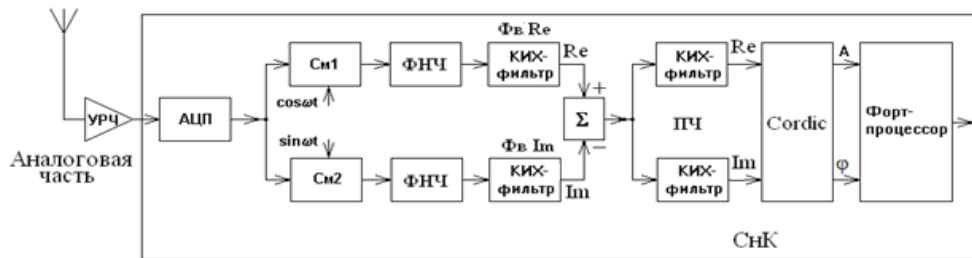


Рис. 4. Структурная схема программно-зависимого радиоприемника [10].

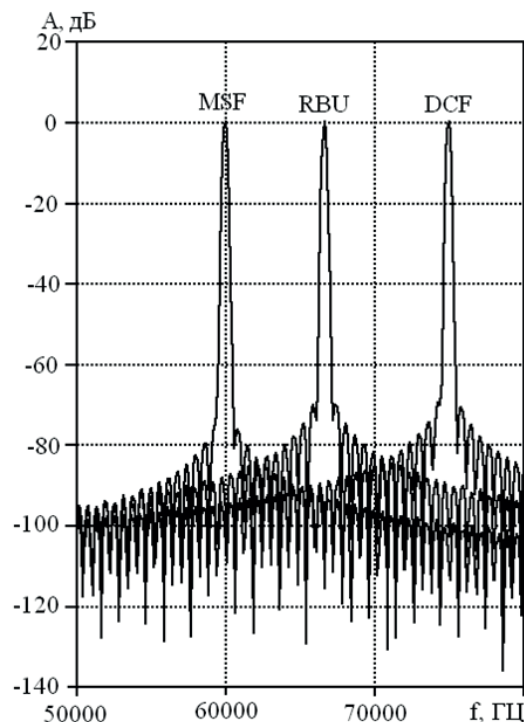


Рис. 5. АЧХ сверточных функций для приема сигналов некоторых стандартов частоты.

#### 4. Широкополосный спектральный анализ с применением аппаратного синтеза сверточных функций

С помощью изложенной методики был создан фильтр, АЧХ которого представлена на рис. 6 (а).

Фильтры имеют одинаковый порядок – 127 и имеют 18-разрядные коэффициенты. Разрядность выбрана с учетом реализации этих фильтров в ПЛИС Xilinx, которые имеют встроенный умножитель  $18 \times 18$ . Как видно из рис. 6, наименьший уровень подавления в полосе заграждения для фильтра из пакета FDATAool равен -50 дБ (б), а для фильтра, синтезированного с помощью вейвлет-функций (а), этот параметр имеет величину -120 дБ. ФЧХ фильтров фактически не отличаются друг от друга и поэтому не приведены.

Анализ современного состояния отрасли (например, [12–15]) свидетельствует о крайне ограниченном интересе, проявляемом исследователями к использованию вейвлет-фильтров высоких порядков, а тем более к аппаратной генерации их коэффициентов в режиме реального времени на базе СНК. Тем не менее представленный подход позволя-

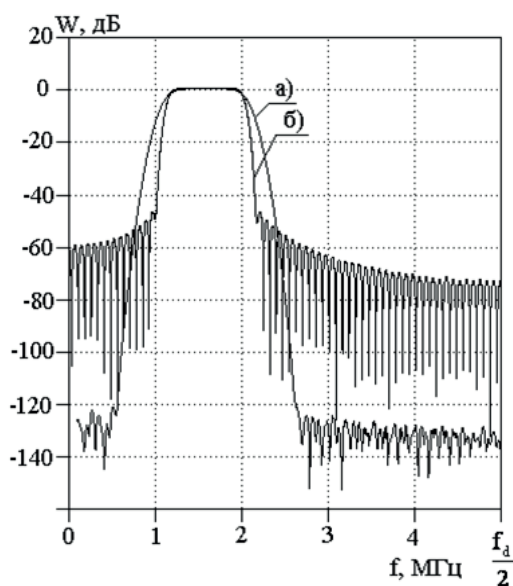


Рис. 6. АЧХ фильтра, синтезированного с помощью вейвлет-функций (а), и фильтра, синтезированного в пакете Fdatool MatLab (б).

ет эффективно использовать аппаратные возможности ПЛИС с высокой производительностью вычислений типа «умножение с накоплением».

Техническая реализация широкополосного спектроанализатора выполнена на базе отладочной платы Xilinx KC705 с установленной ПЛИС XC7K325T. Для платы был разработан адаптер двухканального АЦП с интерфейсом FMC, а также аппаратные модули управляющего процессора, аппаратного ускорителя видеоконтроллера с разрешением FullHD и многоканального арбитра доступа к памяти DDR3. Внешний вид системы широкополосного спектрального анализа показан на рис. 7.

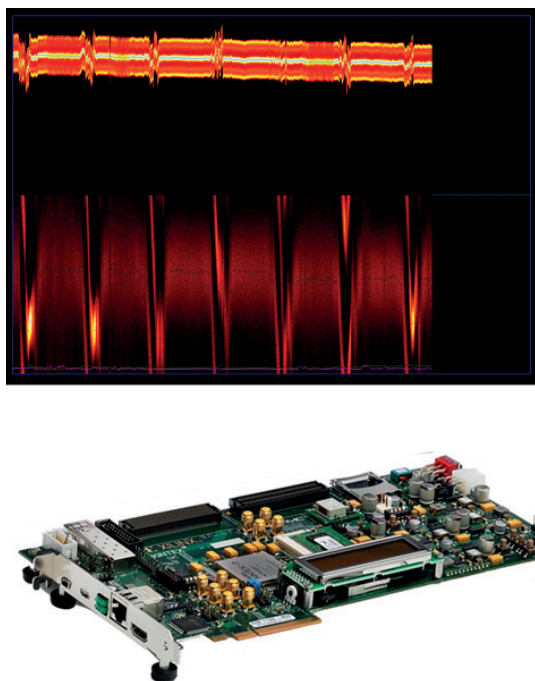


Рис. 7. Широкополосный спектроанализатор на базе отладочной платы KC705.

### Заключение

Разработанный подход, состоящий в аппаратной генерации сверточных функций на базе вейвлета Морле с регулируемыми частотно-временными характеристиками, показал достаточно высокую эффективность в задачах прецизионных фазочастотных измерений и обработки сигнала в программно-зависимом радио. Появление семейства ПЛИС с интегрированными модулями высокоскоростных АЦП и ЦАП открывает перспективы использования данного подхода для построения широкополосных систем обработки сигналов, в том числе с прямым преобразованием сигнала радиочастоты.

Аппаратная реализация предлагаемого подхода к проектированию систем цифровой обработки сигналов на базе генератора гармонических рядов, модулированных гауссовской функцией, исключает необходимость хранения коэффициентов на кристалле ПЛИ или СБИС и позволяет использовать сверточные функции высоких порядков. Практические рекомендации по выбору архитектуры системы позволяют эффективно использовать аппаратные ресурсы современных ПЛИС с архитектурой FPGA или RFSOC для реализации аппаратных генераторов сверточных функций, а также системы управления измерительным устройством на их основе.

### Литература:

1. Rabaey J.M., Chandrakasan A., Nikolic B. Digital Integrated Circuits (2nd Edition): Upper Saddle River, NJ; Prentice Hall, 2003.
2. Hennessy J.L., Patterson D.A. Computer Architecture (6th Edition). A Quantitative Approach. The Morgan Kaufmann Series in Computer Architecture and Design, 2017. 936 p.
3. Harris S., Harris D. Digital Design and Computer Architecture: ARM Edition, 2015. 584 p.
4. Finnerty A., Lee M. Integrated SD-FEC in Zynq UltraScale+ RFSOCs for Higher Throughput and Power Efficiency // Xilinx. White Paper: Zynq UltraScale+ RFSOCs. WP498 (v1.1). May 29, 2018. [https://www.xilinx.com/support/documentation/white\\_papers/wp498-sdfec.pdf](https://www.xilinx.com/support/documentation/white_papers/wp498-sdfec.pdf)
5. Mallat S.G. A theory for multiresolution signal decomposition: The wavelet representation // IEEE Trans. Patt. Anal. Mach. Intell. 1989. V. 11(7). P. 674–693.
6. Meyer Y. Ondelettes et Operareurs, I: Ondelettes, II: Operateurs de Calderon-Zygmund, III. In: Coifman R. Operateurs multilinearities. Paris: Hermann, 1990. English translation of first volume, Wavelets and Operators, is published by Cambridge University Press, 1993.
7. Астафьева Н.М. Вейвлет-анализ: Основы теории и примеры применения // Успехи физических наук. 1996. Т. 166. № 11. С. 1145–1170.
8. Дьяконов В.П. Вейвлеты. От теории к практике. М.: СОЛОН-Р, 2002. 448 с.
9. Потехин Д.С., Тарасов И.Е., Тетерин Е.П. Влияние коэффициентов и пределов интегрирования вейвлет-функции Морле на точность результатов анализа гармонических сигналов с нестационарными параметрами // Научное приборостроение. 2002. Т. 12. № 1. С. 90–95.
10. Карпенков А.С., Тетерин Е.П. Использование вейвлет-функции Морле при построении радиоприемников с цифровой обработкой радиосигналов // Информационные технологии моделирования и управления. 2008. № 5(48). С. 593–599.
11. Потехин Д.С., Гришанович Ю.В. Построение цифрового приемника эталонных

частот // Вестник Нижегородского университета им. Н.И. Лобачевского. 2011. № 1. С. 59–63.

12. Harikrishnan B., Raghul R., Shibu R.M., Raveendran Nair K. All programmable SOC based standalone SDR platform for researchers and academia // 2014 First Int. Conf. on Computational Systems and Communications (ICCSC). DOI: 10.1109/COMPSC.2014.7032683

13. Ballesteros D.M., Renza D., Pedraza L.F. Hardware design of the discrete wavelet transform: an Analysis of complexity, accuracy and operating frequency // Ing. Cienc. 2016. V. 12. № 24. P. 129–148.

14. Szadkowski Z., Szadkowskia A. FPGA based wavelet trigger in radio detection of cosmic rays // Braz. J. Phys. 2014. V. 44. P. 805–810.

15. Anoop Suraj A., Francis M., Kavya T.S., Nirmal T.M. Discrete wavelet transform based image fusion and de-noising in FPGA // J. Electr. Syst. Inf. Techn. 2014. V. 1. Iss. 1. P. 72–81.

### References:

1. Rabaey J.M., Chandrakasan A., Nikolic B. Digital Integrated Circuits (2nd Edition): Upper Saddle River, NJ; Prentice Hall, 2003.

2. Hennessy J.L., Patterson D.A. Computer Architecture (6th Edition). A Quantitative Approach. The Morgan Kaufmann Series in Computer Architecture and Design, 2017. 936 p.

3. Harris S., Harris D. Digital Design and Computer Architecture: ARM Edition, 2015. 584 p.

4. Finnerty A., Lee M. Integrated SD-FEC in Zynq UltraScale+ RFSocCs for Higher Throughput and Power Efficiency. Xilinx. White Paper: Zynq UltraScale+ RFSocCs. WP498 (v1.1). May 29, 2018. [https://www.xilinx.com/support/documentation/white\\_papers/wp498-sdfec.pdf](https://www.xilinx.com/support/documentation/white_papers/wp498-sdfec.pdf)

5. Mallat S.G. A theory for multiresolution signal decomposition: The wavelet representation. *IEEE Trans. Patt. Anal. Mach. Intell.* 1989; 11(7): 674-693.

6. Meyer Y. Ondelettes et Operateurs, I: Ondelettes, II: Operateurs de Calderon-Zygmund, III. In: Coifman R. Operateurs multilinearities. Paris: Hermann, 1990. English translation of first volume, Wavelets and Operators, is published by Cambridge University Press, 1993.

7. Astafeva N.M. Wavelet-analysis: Basic theory and some application. *Physics-USpekhi (Advances in Physical Sciences)*. 1996; 39: 1085-1108.

8. Diakonov V.P. Wavelets. From theory to practice. Moscow: Solon-R Publ., 2002. 448 p. (in Russ.)

9. Potekhin D.S., Tarasov I.E., Teterin E.P. An impact of coefficients anintegral limits of Morlet wavelet-function on the results precision of non-stationary parameters signals analysis. *Nauchnoe priborostroenie (Scientific Instrument Engineering)*. 2002; 12(1): 90-95. (in Russ.)

10. Karpenkov A.S., Teterin E.P. Usage Morlet wavelet-function in radio receivers with digital signal processing. *Informatsionnyye tekhnologii modelirovaniya i upravleniya (Information Technologies of Modelling and Control)*. 2008; 5(48): 593-599. (in Russ.)

11. Potekhin D.S., Grishanovich Y.V. Design of digital receiver for etalon radiosignals. *Vestnik Nizegorodskogo universiteta im. N.I. Lobachevskogo (Bulletin of N.I. Lobachevsky Nizhny Novgorod University)*. 2011; (1): 59-63. (in Russ.).

12. Harikrishnan B., Raghul R., Shibu R.M., Raveendran Nair K. All programmable SOC based standalone SDR platform for researchers and academia. 2014 First Int. Conf. on



Computational Systems and Communications (ICCSC). DOI: 10.1109/COMPSC.2014.7032683

13. Ballesteros D.M., Renza D., Pedraza L.F. Hardware design of the discrete wavelet transform: an Analysis of complexity, accuracy and operating frequency. *Ing. Cienc.* 2016; 12(24): 129-148.

14. Szadkowski Z., Szadkowskia A. FPGA based wavelet trigger in radio detection of cosmic rays. *Braz. J. Phys.* 2014; 44: 805-810.

15. Anoop Suraj A., Francis M., Kavya T.S., Nirmal T.M. Discrete wavelet transform based image fusion and de-noising in FPGA. *J. Electr. Syst. Inf. Techn.* 2014; 1(1): 72-81.

**Об авторах:**

**Тарасов Илья Евгеньевич**, доктор технических наук, доцент, профессор кафедры корпоративных информационных систем Института информационных технологий ФГБОУ ВО «МИРЭА – Российский технологический университет» (119454, Россия, Москва, пр-т Вернадского, д. 78).

**Потехин Дмитрий Станиславович**, доктор технических наук, доцент, профессор кафедры корпоративных информационных систем Института информационных технологий ФГБОУ ВО «МИРЭА – Российский технологический университет» (119454, Россия, Москва, пр-т Вернадского, д. 78).

**About the authors:**

**Ilya E. Tarasov**, D.Sc. (Engineering), Docent, Professor of the Chair of Corporate Information Systems, Institute of Information Technology, MIREA – Russian Technological University (78, Vernadskogo Pr., Moscow 119454, Russia).

**Dmitry S. Potekhin**, D.Sc. (Engineering), Docent, Professor of the Chair of Corporate Information Systems, Institute of Information Technology, MIREA – Russian Technological University (78, Vernadskogo Pr., Moscow 119454, Russia).

**Для цитирования:** Тарасов И.Е., Потехин Д.С. Синтез сверточных функций в реальном времени в системах программно-зависимого радио и фазо-частотных измерительных устройствах // Российский технологический журнал. 2018. Т. 6. № 6. С. 41–54. DOI: 10.32362/2500-316X-2018-6-6-41-54

**For citation:** Tarasov I.E., Potekhin D.S. Real-time kernel function synthesis for software-defined radio and phase-frequency measuring digital systems. *Rossiyskiy tekhnologicheskiy zhurnal* (Russian Technological Journal). 2018; 6(6): 41-54. (in Russ.). DOI: 10.32362/2500-316X-2018-6-6-41-54