

УДК 621.38

ЭФФЕКТИВНЫЕ МОДЕЛИ И СХЕМЫ ЦИФРОВЫХ УСТРОЙСТВ ЦИКЛИЧЕСКОГО ДЕЙСТВИЯ

Н.И. Гудко

*АО Александровский научно-исследовательский институт телевизионной техники «Рекорд» (АО АНИИТТ «Рекорд»), г. Александров, Владимирская обл. 601655, Россия
@Автор для переписки, e-mail: gudkonikolai@mail.ru*

В работе рассмотрены эффективные модели и схемы широко распространенных цифровых устройств циклического действия. К ним относятся кодирующие и декодирующие устройства систем передачи информации, устройства управления процессоров, генераторы кодов, счетчики, распределители импульсов и т.п. Предложены и обоснованы три модели устройств, соответствующие последовательному, параллельному и сквозному переносу информации. Структура моделей представлена совокупностью блоков с оригинальными алгоритмами функционирования и связями между блоками. Блоки реализуются в виде автоматов Мура (при последовательном переносе) и автоматов Мили (при параллельном и сквозном переносе). Предложена методика синтеза устройств на основе этих моделей с использованием методов канонического синтеза и модифицированных автором таблиц переходов Хаффмена, позволяющих компактно реализовать устройства практически любой сложности. Описаны алгоритмы перехода от моделей со сквозным переносом к моделям с параллельным и последовательным переносом. Рассмотрены примеры реализации моделей в виде конкретных схем, подтверждающие их эффективность.

Ключевые слова: цифровое устройство циклического действия, модель, блоки, таблицы переходов, перенос информации, счетчики, быстродействие, экономия числа вентиляей.

EFFECTIVE MODELS AND SCHEMES OF CYCLIC ACTION DIGITAL DEVICES

N.I. Gudko

*JSC Aleksandrov Research Institute of Television Equipment "Rekord" (JSC ANIITT "Rekord"),
Aleksandrov, Vladimir region 601655, Russia
@Corresponding author e-mail: gudkonikolai@mail.ru*

The work considers models and schemes of widespread digital devices of cyclic action. They include decoders and encoders of information transfer system, control units of processors, generators of codes, counters, distributors of impulses etc. Three models of devices for consecutive, parallel and ripple through information transfer are suggested and proved. The structure of the models is presented by a set of blocks with original operation algorithms and connections between their blocks. The blocks are implemented in the form of Moore machines (in case of consecutive transfer) and Mealy machines (in case of parallel and ripple through transfer). A technique for synthesizing devices based on these models with the use of canonic synthesis methods and of Huffman transition tables modified by the author is suggested. This allows implementing compactly devices of practically any complexity. Algorithms for transition from models with ripple through transfer to models with parallel and consecutive transfer are described. Examples of implementing models in the form of concrete schemes confirming their efficiency are considered.

Keywords: digital device of cyclic action, model, blocks, transition tables, information transfer, counters, processing speed, economy of the number of gates.

Каноническая схема цифрового устройства (конечного автомата), называемая также обобщенной схемой, структурной схемой, моделью Хаффмена, и метод канонического синтеза цифровых устройств широко известны [1–11]. Однако при их использовании не всегда удается синтезировать устройства достаточно высокой сложности с желаемыми параметрами (например, по быстродействию), даже на уровне функциональных узлов и блоков. Несмотря на это, **принципы цифровой электроники**, состоящие в рассмотрении логических схем и конечных автоматов, не утратили своей актуальности в связи с прогрессом микроэлектроники и развитием автоматизированных систем разработки. Это подчеркивается, в частности, в предисловии к фундаментальной работе известного американского специалиста Дж.Ф. Уэйкерли [11]. В значительной степени такой подход выглядит обоснованным, поскольку учет специфики алгоритма функционирования частных видов устройств и создание формальных моделей дают возможность получать более эффективные конкретные схемы и методы синтеза, чем общие методы, использующие канонический синтез и модель Хаффмена [1, 2, 12, 13]. Особенно важен указанный подход для устройств циклического действия, которые принимают при изменении состояний входов одну заданную последовательность внутренних состояний, то есть состояний элементов памяти, которая может циклически повторяться. К ним относятся устройства управления процессоров, генераторы кодов, кодирующие и декодирующие устройства систем передачи информации, счетчики, распределители импульсов и другие устройства. Повышение быстродействия и уменьшение числа вентилей при их реализации являются актуальными задачами.

В настоящей работе предлагаются эффективные модели (структуры) **цифровых устройств**, защищенные патентами на изобретения [14–16], и методы синтеза устройств на их основе, в рамках которых могут быть реализованы различные частные решения, имеющие существенные преимущества перед известными устройствами. Они требуют на $\approx 30\%$ меньшее количество оборудования, имеют большее в ≈ 1.5 -2 раза быстродействие, обеспечивают однородность структуры. **При разработке схем цифровых устройств ис-**

пользуется разбиение их на блоки [2, 9]. Эффективность предлагаемых моделей достигается использованием многовходных и многовыходных последовательно соединенных блоков с оригинальными алгоритмами функционирования и связями между входами и выходами блоков. В результате, в отличие от широко известных структур, обеспечивается фиксация циклов предыдущего блока последующим с использованием одного состояния последующего блока вместо двух и применение в блоках асинхронных RS-триггеров вместо сложных триггеров (типа Т-, JK-триггеров и др., являющихся блоками в широко известных схемах), что и определяет указанную эффективность.

Предлагаемая модель устройства циклического действия приведена на рис. 1 [16].

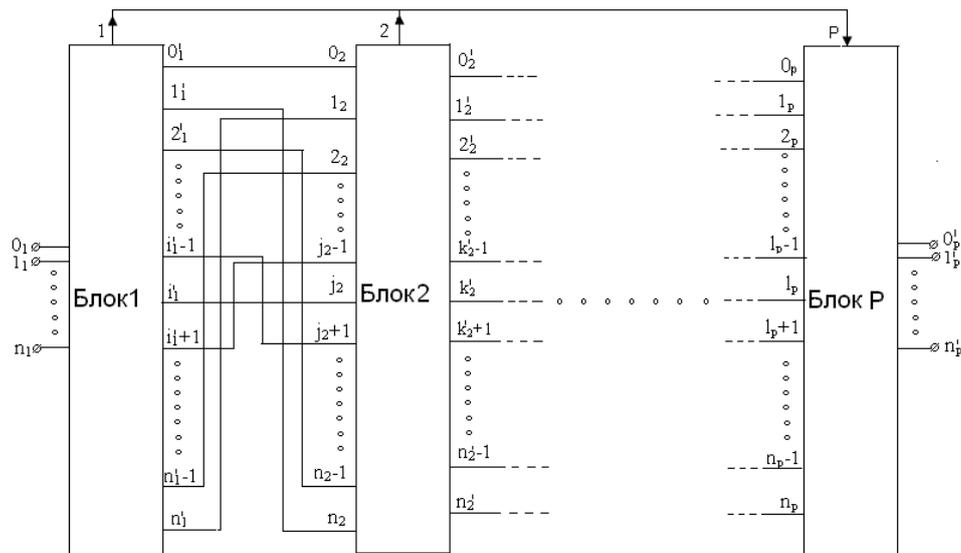


Рис. 1. Модель устройства циклического действия [16].

Она содержит последовательно соединенные блоки **1, 2, P** со входами $0_i, 1_i, 2_i, \dots, n_i$ и выходами $0'_i, 1'_i, 2'_i, \dots, n'_i$ (где i – номер блока). Каждому внутреннему состоянию блока соответствует свой выход. Блоки **2.....P** меняют внутренние состояния только в одной заданной очередности при воздействии активного уровня на один из очередных входов, соответствующий одному очередному состоянию, и не меняют его при переходе активного уровня в пассивный, что уменьшает необходимое количество состояний блоков и количество оборудования. Выходы и входы соединены следующим образом. После сигнала на очередном входе последующего блока, переключающего этот блок в очередное внутреннее состояние (j) в данном цикле предыдущего блока, следующим сигналом, переключающим последующий блок в следующее внутреннее состояние ($j+1$) в следующем цикле предыдущего блока, является сигнал, предшествующий по циклу сигналу предыдущего блока, переключающему последующий блок во внутреннее состояние (j). Блок **1** отличается от других тем, что меняет внутренние состояния под действием входных (тактовых) сигналов при каждом их изменении. Каждый блок, кроме блока **P**, имеет некоторую комбинацию выходов логических элементов и элементов памяти, входящих в его состав, с номером, соответствующим номеру блока **1, 2,...(P-1)**, которая подается на вход блока **P** и используется для формирования управляющих сигналов на его выходах $0'_p, 1'_p, \dots, n'_p$.

Из описания алгоритма функционирования структуры на рис. 1 следует, что при фиксации последующим блоком очередного цикла предыдущего блока используется одно состояние последующего блока. При одном канале связи между блоками для фиксации циклов предыдущего блока требуется два состояния последующего, так как последующий блок должен реагировать на появление сигнала в канале и на его исчезновение, что потребует примерно в два раза больше состояний в последующем блоке. Именно такая ситуация имеет место в широко распространенных схемах [4–6, 13, 17–20].

Экономия состояний обеспечивает экономию вентилях. Очевидно, что, с точки зрения максимальной экономии числа состояний блоков для фиксации поступивших на вход импульсов, необходимо, чтобы очередной сигнал, переключающий блок в очередное состояние, непосредственно предшествовал по циклу предыдущему сигналу, который в предыдущем цикле переключил блок в предыдущее состояние. Для построения конкретных схем, реализующих описанные в работе модели, предлагается использовать канонический метод синтеза блоков на основе таблиц переходов Хаффмена. При этом общепринятая структура таблиц модифицирована с учетом специфики решаемой задачи, что позволяет компактно отображать алгоритм функционирования устройств на этапе абстрактного синтеза и синтезировать вручную разнообразные устройства подобного рода фактически любой сложности. Сделанный вывод продемонстрирован нижеприведенными примерами.

Наиболее простым примером реализации предложенной модели является счетчик импульсов, состоящий из 3-х блоков, принимающих $M=4$ состояния, имеющих выходы. Они обозначены буквой **I** с цифрами, первая из которых – номер выхода, а вторая – номер блока. Счетчик синтезировали с помощью таблиц переходов 1–3 (для блоков **Б1**, **Б2**, **Б3**, соответственно). В клетках таблицы указаны порядковые номера символов на входе схемы **T** (нулей и единиц) от начала цикла, вызывающих соответствующее состояние, если это одна цифра. Если это дробь, то в числителе указаны номера символов (нулей и единиц), вызывающих соответствующее состояние, в знаменателе – номер последнего символа на входе **T** перед появлением очередного входного сигнала данного блока. Рядом с таблицами приведены логические выражения, описывающие входные цепи триггеров, обеспечивающие их переключения (функции переходов). Эти же логические выражения описывают выходы блока (функции выходов). Схема приведена на рис. 2.

Таблица переходов 1

Вх. (Вход T)		Выход триггеров T1 и T2	
0	1	Q1	Q2
(1) ^{I11}	2 ^{I21}	0	0
3 ^{I31}	(2) ^{I21}	1	0
(3) ^{I31}	4 ^{I41}	1	1
1 ^{I11}	(4) ^{I41}	0	0

$$I11 = F(R2) = \overline{TQ1}$$

$$I21 = F(S1) = T\overline{Q2}$$

$$I31 = F(S2) = \overline{TQ1}$$

$$I41 = F(R1) = TQ2$$

Таблица переходов 2

I11	I21	I31	I41	Q3Q4
(1)	(2)	(3)	4	0 0
(5)	(6)	7	(4)	1 0
(9)	10	(7)	(8)	1 1
1	(10)	(11)	(12)	0 1

$$\begin{aligned} I12 &= F(R4) = I11\bar{Q}3 \\ I22 &= F(S3) = I41\bar{Q}4 \\ I32 &= F(S4) = I31Q3 \\ I42 &= F(R3) = I21Q4 \end{aligned}$$

Таблица переходов 3

I12	I22	I32	I42	Q5Q6
(1/3)	(4/6)	(7/9)	10/12	0 0
(13/15)	(16/18)	19/21	(10/12)	1 0
(25/27)	28/30	(19/21)	(22/24)	1 1
1/3	28/30	(31/33)	(34/36)	0 1

$$\begin{aligned} F(R6) &= I12\bar{Q}5 \\ F(S5) &= I42\bar{Q}6 \\ F(S6) &= I32Q5 \\ F(R5) &= I22Q6 \end{aligned}$$

Счетчик за полный цикл фиксирует $K_s = 36$ символов (коэффициент счета $K = K_s/2 = 18$).

Проанализируем результаты формального синтеза. При синтезе конкретного устройства по рис.2 (на основе модели, приведенной на рис. 1) принято, что каждому внутреннему состоянию блока соответствует выход, который формируется в момент поступления входного сигнала и предшествует переключению устройства именно в это состояние. Такое устройство в теории автоматов называют автоматом Мили [1, 2].

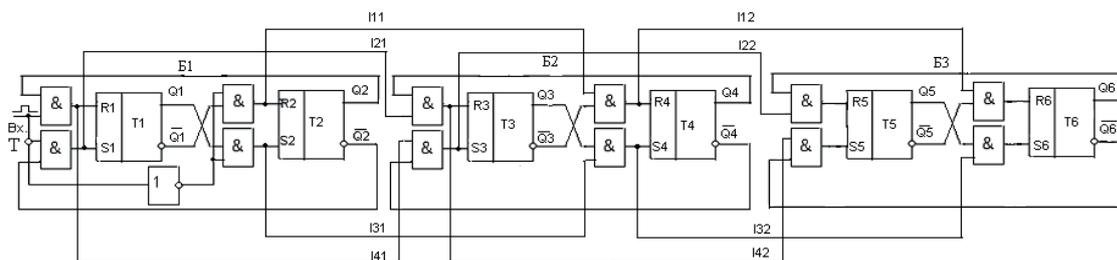


Рис. 2. Схема счетчика импульсов со сквозным переносом с коэффициентом счета $K = 18$.

Каждый выход физически представлен одним проводом. Он является выходом конъюнктора, на входы которого подается входной сигнал блока и сигналы с выходов триггеров. Последние не меняют своего состояния при переходе к данному внутреннему состоянию блока. Тот же выход конъюнктора переключает триггер, изменение состояния которого при неизменном состоянии других триггеров¹ приводит к данному внутреннему состоянию. Входной сигнал блока является соответствующим выходом предыдущего блока, то есть таким же выходом конъюнктора предыдущего блока. Таким образом, формируются многочисленные цепи сквозного переноса информации через последовательно включенные конъюнкторы, обеспечивающие переключение триггеров, но для реализации этих цепей не требуется вентилях, так как цепи образуются из конъюнкторов на входах асинхронных RS-триггеров.

На рис. 3 для сравнения представлена широко используемая (традиционная) схема со сквозным переносом информации на T-триггерах [4–6, 17–20], которые можно считать практически аналогами блоков в схеме на рис. 2 по назначению и по количеству вентилях (в T-триггере используется дополнительно вентиль НЕ). Информация в традиционной

¹Для кодирования внутренних состояний блока используется код Грея.

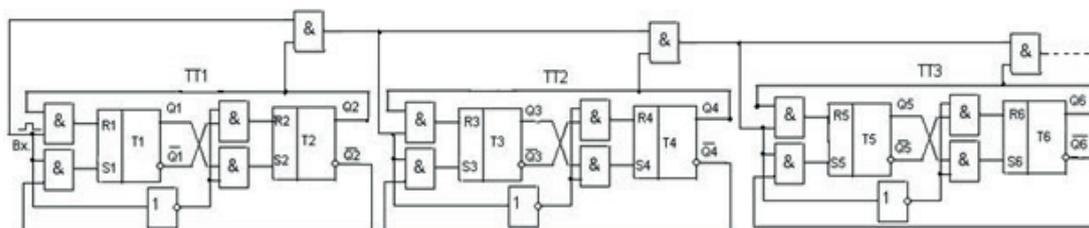


Рис. 3. Традиционная схема счетчика импульсов со сквозным переносом с коэффициентом счета $K = 8$ [6].

схеме распространяется по специально предназначенной для этого цепи последовательно включенных двухвходовых конъюнкторов, в отличие от схемы на рис. 2, где конъюнкторы, переключающие триггеры, используются одновременно и для организации цепей переноса, что уменьшает количество используемых вентилях. Основная же экономия вентилях, как отмечалось выше, обусловлена использованием одного состояния последующего блока для фиксации цикла предыдущего блока, а не двух.

Быстродействие повышается за счет того, что при переходе устройства из одного состояния в другое в момент поступления фронта синхриимпульса в схеме на рис. 2 переключается конъюнктор и **RS**-триггер, а в схеме на рис. 3 – конъюнктор цепи переноса, конъюнктор **RS**-триггера, инвертор (если он имеется в составе используемого **T**-триггера) и **RS**-триггер в составе **T**-триггера. Таким образом, время переключения схемы на рис. 2 в 1.5–2 раза меньше, чем на рис. 3.

Чтобы оценить количество используемых вентилях в предлагаемых структурах относительно повсеместно применяемых, сопоставим синтезированную схему с широко известной. На рис. 4 приведена известная простейшая (традиционная) схема счетчика импульсов с последовательным переносом информации [4–6, 17–20], состоящая также из 3-х блоков с тем же составом вентилях, что и на рис. 2, за исключением дополнительного инвертора в блоках **TT2** и **TT3**, являющихся **T**-триггерами. Она фиксирует только $K_s = 16$ символов ($K = 2^3 = 8$).

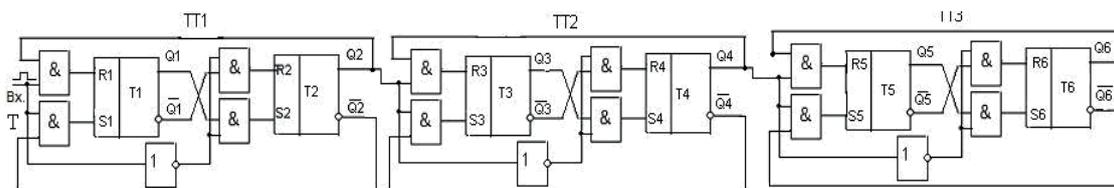


Рис. 4. Традиционная схема счетчика импульсов с последовательным переносом и коэффициентом счета $K = 8$ [6].

Для получения даже $K = 16$, что меньше $K = 18$, требуется добавить один блок, то есть экономия 25% (нижняя оценка), для получения же $K = 32$, большего 18, необходимо добавить два блока, экономия 40% (верхняя оценка). Коэффициент счета для устройства на рис. 2 при « n » блоках $K = K_s/2 = 2 \cdot 3^{n-1}$ (каждый блок, кроме первого, считает до трех), по схеме на рис. 3 – $K = K_s/2 = 2^n$.

В общем случае в соответствии с предлагаемой моделью счетчик будет иметь:

$$K = \frac{K_s}{2} = \frac{M(M-1)^{n-1}}{2}.$$

При общепринятой связи блоков $K = \frac{K_s}{2} = \left(\frac{M}{2}\right)^n$.

Традиционно применяется и параллельный перенос информации. Все три вида переноса связывают обычно со счетчиками импульсов, хотя эти виды переноса информации целесообразно рассматривать и при построении гораздо более сложных устройств на основе счетчиков импульсов. Устройства со сквозным переносом обладают тем недостатком, что их быстродействие в значительной степени определяется временем (задержкой) распространения сигнала по цепи переноса. Для исключения этой задержки традиционно используют схемы параллельного переноса, когда информация на каждый триггер о состоянии других триггеров передается с помощью конъюнктора, входы которого соединяются с единичными выходами предыдущих триггеров и входом синхронизации [4–6, 17–20] (рис. 5).

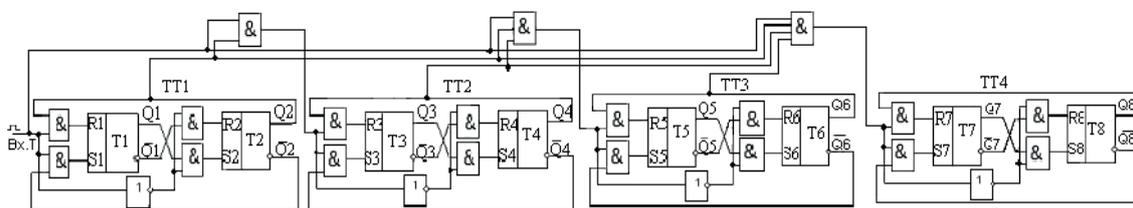


Рис. 5. Традиционная схема счетчика импульсов с параллельным переносом [6].

Все триггеры, изменяющие свое состояние при переходе устройства в новое состояние, переключаются одновременно. Устройства, представленные на рис. 3–5, используют нормальный двоичный код. Устройства с параллельным переносом содержат конъюнкторы с разным количеством входов, число которых равно номеру переключаемого разряда, что существенно ограничивает реализацию устройств с большой разрядностью. Все виды переноса имеют свои преимущества и недостатки.

Возникает естественный вопрос о возможности реализации параллельного и последовательного переноса информации с использованием тех же принципов, что и при реализации сквозного переноса, чтобы получить те же преимущества в быстродействии и экономии вентилей в рамках первых двух видов переноса. Чтобы исключить в схеме со сквозным переносом (рис. 2) цепь последовательно включенных конъюнкторов, необходимо подавать на выход каждого блока не выходы конъюнкторов, а цепи, подключенные ко входам этих конъюнкторов. Формально это объясняется тем, что скобочная форма функции конъюнкции нескольких переменных равна конъюнкции тех же переменных без скобок: $a(b(c(de) = abcde$. Левая часть реализуется цепочкой четырех двухвходовых конъюнкторов, а правая – одним пятивходовым конъюнктором, заменяющим эту цепочку. Следовательно, левая часть в рассматриваемых устройствах подобна элементу цепи сквозного переноса, а правая – параллельного переноса. Отсюда вытекает простой алгоритм преобразования структуры со сквозным переносом в структуру с параллельным переносом. Необходимо в функциях переходов триггеров блоков по рис. 2 заменить последовательно от младшего блока к старшему входящие в них функции выходов предыдущего блока, на их выражения, представляющие собой конъюнкции переменных, соответствующих входу синхроимпульса и выходам триггеров предыдущих блоков. Кроме того, следует выходы блоков (однопроводные) заменить на многопроводные

шины, каждый провод которых соответствует одной из переменных, входящих в соответствующие вновь сформированные конъюнкции. Применяв это правило, получим логические выражения входов триггеров (функции переходов), приведенные ниже, по которым построена схема на рис. 6:

$$\begin{array}{lll}
 F(R2) = \overline{TQ1} & F(R4) = \overline{TQ1} \overline{Q3} & F(R6) = \overline{TQ1} \overline{Q3} \overline{Q5} \\
 F(S1) = T\overline{Q2} & F(S3) = TQ2\overline{Q4} & F(S5) = T\overline{Q2}Q4\overline{Q6} \\
 F(S2) = \overline{TQ1} & F(S4) = \overline{TQ1}Q3 & F(S6) = \overline{TQ1}Q3Q5 \\
 F(R1) = TQ2 & F(R3) = T\overline{Q2}Q4 & F(R5) = TQ2\overline{Q4}Q6
 \end{array}$$

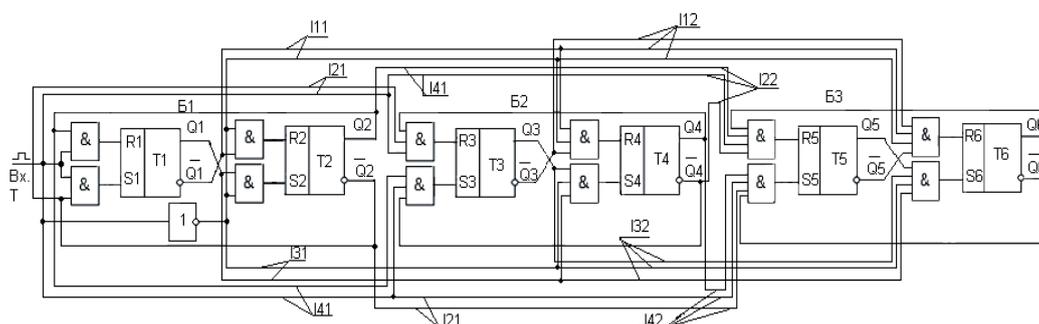


Рис. 6. Схема счетчика импульсов с параллельным переносом, полученная после преобразования схемы на рис. 2.

Многопроводные шины на схеме (рис. 6) обозначены теми же буквами, что и выходы блоков в схеме на рис. 2.

Учитывая вышеизложенное, представим устройство с параллельным переносом в виде обобщенной схемы (модели), отображающей разные частные формы его реализации (рис. 7) [15].

Обобщенная модель отличается от схемы со сквозным переносом (рис. 1) организацией выходов и входов блоков, исключая входы блока 1, выходы блока Р и цепи 1, 2... Р. Каждый выход (шина) блока 1 $0'_{1c}, 1'_{1c}, 2'_{1c}, \dots, i'_{1c} - 1, i'_{1c}, i'_{1c} + 1, \dots, n'_{1c} - 1, n'_{1c}$ представляет собой

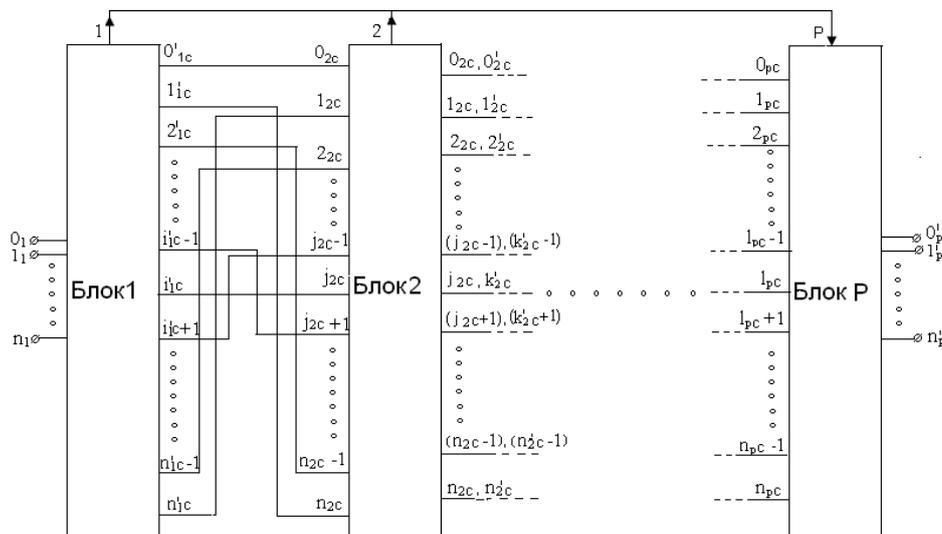


Рис. 7. Модель цифрового устройства циклического действия с параллельным переносом информации.

комбинацию выходов синхроимпульса и триггеров (в нижнем индексе 1 – номер блока, с – означает комбинацию). Комбинации выходов других блоков состоят из комбинации, которая подана на соответствующий вход с тем же номером, и комбинации выходов триггеров данного блока, определяющих вместе с комбинацией на входе переход к состоянию, соответствующему данному выходу. Например, комбинация выходов $0_{2c}, 0'_{2c}$ блока 2 состоит из комбинации входа 0_{2c} , которая подается с блока 1 (с выхода $0'_{1c}$), и комбинации триггеров блока 2 – $0'_{2c}$, которая вместе с комбинацией 0_{2c} определяет переход к состоянию 0. Или комбинация выходов $1_{2c}, 1'_{2c}$ блока 2 состоит из комбинации входа 1_{2c} , которая подается с блока 1 (с выхода $1'_{1c}$), и комбинации триггеров блока 2 $1'_{2c}$, которая вместе с комбинацией 1_{2c} определяет переход к состоянию 1. Комбинации выходов и входов соединяются в том же порядке, что и соответствующие им единичные выходы и входы в схеме на рис. 1.

При параллельном переносе состояний выходов представляются комбинациями входов и элементов памяти, которые появляются сразу после изменения состояний входов до изменения состояний элементов памяти. Отсюда можно заключить, что, как и в случае сквозного переноса, блоки являются автоматами Мили [1, 2].

Вполне естественно высказать предположение, что в случае реализации блоков в виде автоматов Мура [1, 2] устройство со сквозным переносом преобразуется в устройство с последовательным переносом. Для этого однопроводные выходы блоков, соответствующие их состояниям, необходимо заменить на комбинации выходов триггеров, также однозначно определяющие состояние блока. Разница состоит в том, что информация с блока на блок будет передаваться после переключения соответствующих триггеров, то есть последовательно.

В случае реализации конкретного устройства необходимо заменить в логических выражениях, описывающих входные цепи триггеров (в функциях переходов) в схеме на рис. 2, буквы I, обозначающие функции выходов блоков, на комбинации переменных, соответствующих состояниям триггеров, определяющих данное состояние блока. Такое преобразование приводит к логическим выражениям, приведенным перед схемой на рис. 8, построенной в соответствии с этими выражениями.

$$\begin{array}{lll}
 F(R2) = \overline{T}Q1 & F(R4) = \overline{Q1}\overline{Q2}\overline{Q3} & F(R6) = \overline{Q3}\overline{Q4}\overline{Q5} \\
 F(S1) = T\overline{Q2} & F(S3) = \overline{Q1}Q2\overline{Q4} & F(S5) = \overline{Q3}Q4\overline{Q6} \\
 F(S2) = \overline{T}Q1 & F(S4) = Q1Q2Q3 & F(S6) = Q3Q4Q5 \\
 F(R1) = TQ2 & F(R3) = Q1\overline{Q2}Q4 & F(R5) = Q3\overline{Q4}Q6
 \end{array}$$

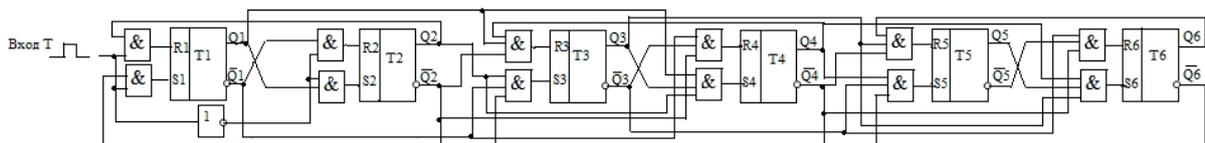


Рис. 8. Схема счетчика импульсов с последовательным переносом после преобразования схемы на рис. 2.

Устройство с последовательным переносом может быть представлено в виде обобщенной схемы (модели), отображающей различные частные формы его реализации [14] (рис. 9).

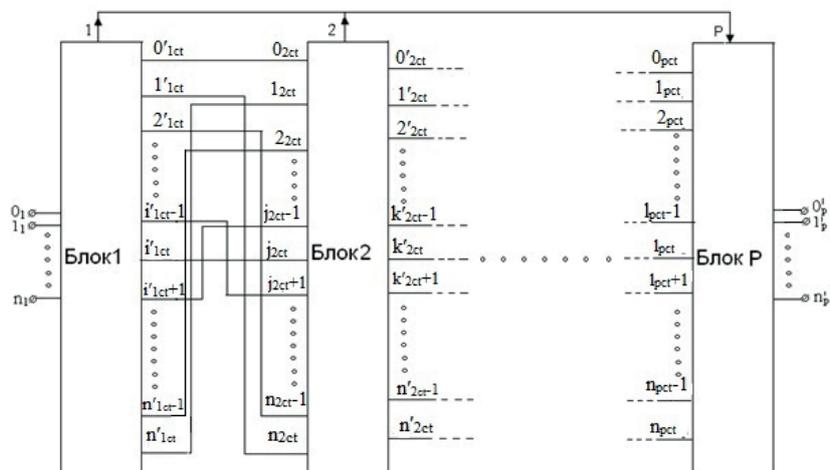


Рис. 9. Модель цифрового устройства циклического действия с последовательным переносом информации.

Входы и выходы блоков здесь не однопроводные, как в рис. 1, а являются комбинациями определенных выходов триггеров, которые однозначно определяют устойчивое состояние предыдущего блока, соответствующее единичной шине в базовой схеме.

Порядок соединения комбинации входов и выходов такой же, как и единичных (рис. 1). Блок 1 имеет комбинации выходов: $0'_{1ct}$, $1'_{1ct}$, $2'_{1ct}$, ..., $i'_{1ct}-1$, i'_{1ct} , $i'_{1ct}+1$, ..., $n'_{1ct}-1$, n'_{1ct} (в нижнем индексе 1 – номер блока, "ct" - означает комбинацию триггеров). Выходы других блоков, кроме последнего, организованы аналогично, связаны с последующим блоком подобным образом, выполняют по отношению к нему такую же функцию, но в обозначении в нижнем индексе вместо единицы указан свой номер блока.

Широко применяемые схемы, типичные версии которых приведены на рис. 3–5, представляют собой устройства, состоящие из блоков. Роль блоков выполняют сложные триггеры **T**, **JK**, **D** (в нашем случае приведены схемы, использующие **T**-триггеры), состоящие из двух **RS**-триггеров, принимающих 4 состояния, логических элементов, имеющие специально организованные цепи переноса (в устройствах со сквозным и параллельным переносом). Схемы на основе предлагаемых моделей состоят из блоков, включающих 2 и более асинхронных **RS**-триггеров, принимающих 4 и более состояний, и не имеют отдельно организованных цепей переноса. Преимущества предложенных моделей в части быстродействия и количества используемых вентилях показаны выше [21, 22], хотя более детальное сравнение этих схемотехник по многим другим параметрам еще необходимо произвести. Предложенные модели используют многоканальные связи между блоками, построенными на асинхронных **RS**-триггерах.

Возникает естественный вопрос: как будут выглядеть схемы, реализованные в соответствии с предложенными моделями, при одном канале связи между блоками из двух асинхронных **RS**-триггеров, состоящем из одного проводника (сквозной перенос) или многопроводной шины (параллельный и последовательный перенос)?

Проведем синтез таких устройств по предложенной методике при условии, что блоков – 3, между блоками один канал и блоки состоят из двух **RS**-триггеров, как и в схемах на рис. 3–5. В соответствии с описанной выше методикой вначале синтезируем схему со

сквозным переносом, затем осуществим переход к схемам с последовательным и параллельным переносом. Ясно, что эти схемы будут проигрывать по количеству используемых вентилях схемам с многоканальными связями между блоками, синтезированными выше (рис. 2, 6, 8), так как в этом случае на фиксацию цикла предыдущего блока последующий блок будет использовать два состояния, а не одно. Исходные условия определяют возможность описания функционирования блоков таблицами переходов, подобными табл. 1, где реализован только выход I41. Для разных блоков они будут отличаться только обозначениями входов и выходов блоков и выходов триггеров: таблица в случае блока 1 должна отличаться от табл. 1 наличием только одного выхода I41 вместо четырех; блок 2 будет иметь вход I41, выход I42, триггеры со входами R3 и R4 и с выходами Q3 и Q4. Блок 3 будет иметь вход I42, выход I43, триггеры со входами R5 и R6 и с выходами Q5 и Q6, поэтому ее можно не строить: функции переходов триггеров для сквозного и параллельного переноса получим простой заменой переменных в функциях переходов в табл. 1. При сквозном переносе переменная T в функциях переходов (табл. 1) заменяется для блока 2 на переменную I41, для блока 3 – на переменную I42. Переменные R1, R2, Q1, Q2 заменяются, соответственно, на R3, R4, Q3, Q4, R5, R6, Q5 и Q6. При параллельном переносе переменная T в функциях переходов для табл. 1 заменяется для блока 2 на функцию TQ2, для блока 3 на функцию TQ2Q4. Переменные R и Q заменяются так же, как и при сквозном переносе. Функции переходов для сквозного и параллельного переноса помещены перед схемами на рис. 10 и 11, соответственно, которые по ним построены (сплошные линии).

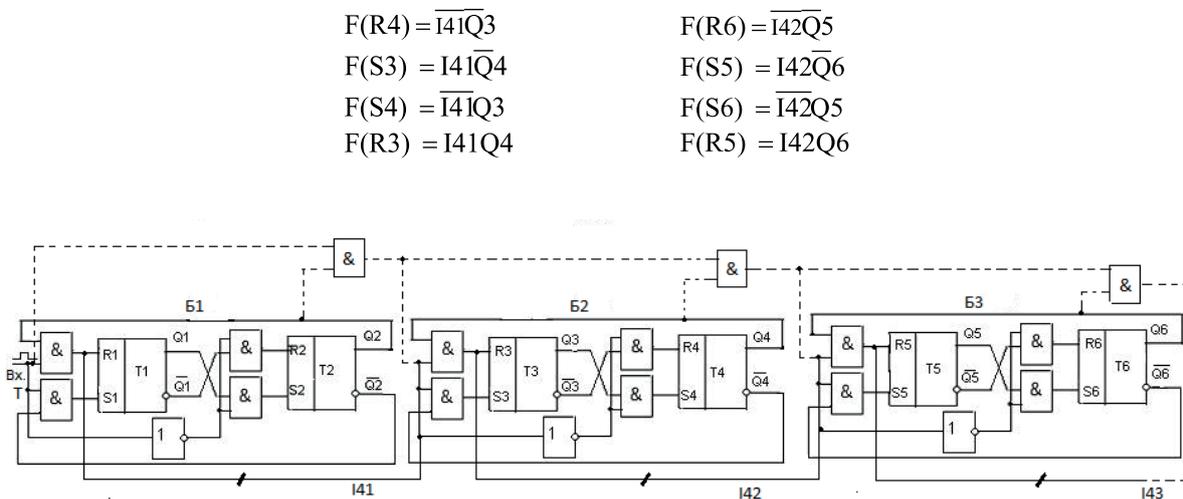


Рис. 10. Схема, реализующая модель сквозного переноса по рис. 1 при одноканальной связи между блоками (сплошные линии).

$F(R4) = \overline{TQ2}Q3$	$F(R6) = \overline{TQ2Q4}Q5$
$F(S3) = TQ2\overline{Q4}$	$F(S5) = TQ2Q4\overline{Q6}$
$F(S4) = \overline{TQ2}Q3$	$F(S6) = \overline{TQ2Q4}Q5$
$F(R3) = TQ2Q4$	$F(R5) = TQ2Q4Q6$

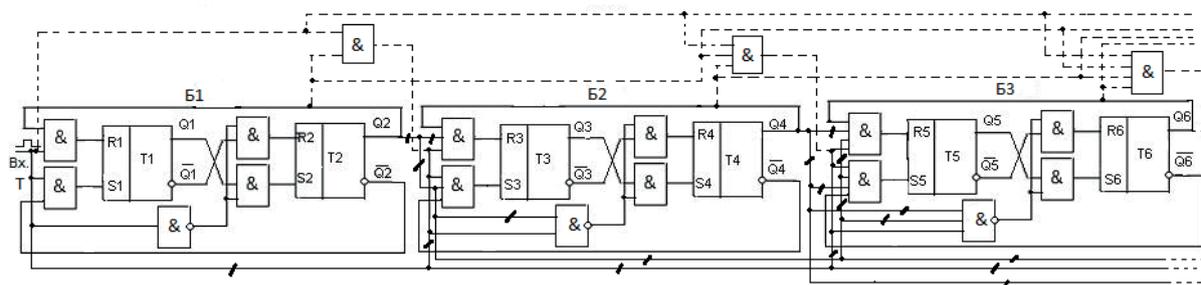


Рис. 11. Схема, реализующая модель параллельного переноса на рис. 7 при одноканальной связи между блоками (сплошные линии).

Функции переходов для схемы последовательного переноса можно не записывать, так как из таблицы переходов видно, что состояния выходов $I41$, $I42$, $I43$ перекрываются состояниями выходов триггеров $Q2$, $Q4$, $Q6$, соответственно, поэтому цепи выходов $I41$, $I42$, $I43$ в схеме на рис. 10 (со сплошными линиями) можно исключить и заменить выходами этих триггеров. В результате получится типичная схема с последовательным переносом, ранее приведенная на рис. 4.

В схеме, изображенной на рис. 10, сквозной перенос осуществляется через конъюнкторы на входах $R1$, $R3$, $R5$. Эту цепь можно продублировать в части выполнения функции переноса, организовав отдельную цепь (выполнена пунктиром) и исключив цепи $I41$, $I42$, $I43$ (перечеркнуты жирным штрихом). В результате получим типичную схему со сквозным переносом, приведенную на рис. 3. Эта схема менее быстродействующая, так как в ней при переходе из состояния в состояние переключаются два вентиля и триггер вместо вентиля и триггера в схеме рис. 10, и использует дополнительные вентиля для организации переноса.

В схеме на рис. 11 параллельный перенос осуществляется также через конъюнкторы на входах триггеров блоков, но с увеличивающимся числом входов. Их можно продублировать в части выполнения функции переноса, организовав отдельную цепь (отмечена пунктиром) и исключив цепи синхроимпульсов и выходов триггеров предыдущих блоков, подключенные к этим конъюнкторам. Они перечеркнуты жирным штрихом.

В результате схема преобразуется в типичную схему с параллельным переносом (рис. 5), которая по той же причине, что и в случае сквозного переноса, менее быстродействующая и менее экономичная в части количества используемых вентилях.

Синтез схем, представленных на рис. 10, 11, подтверждает, что типичные, широко используемые схемы могут быть получены как частный случай реализации предлагаемых моделей, что в принципе свидетельствует об их универсальности.

Заключение

Предложенные в настоящей работе модели обеспечивают получение конкретных устройств циклического действия, имеющих большее быстродействие и более экономичных в части количества используемых вентилях по сравнению с известными широко применяемыми структурами. Это определяется положенными в основу построения моделей принципами, которые существенно отличаются от принципов построения широко используемых структур, и защищены патентами на изобретения. Приведены конкретные

примеры сравнения устройств, реализованных по разным моделям. Показано, что широко распространенные структуры являются по существу частным случаем предлагаемых моделей при одноканальной связи между блоками. Сделан вывод, что путем изменения количества каналов связи между блоками и изменения кодирования состояний блоков возможно получить большое количество разнообразных схем. Предложенный подход позволяет строить устройства любой практической сложности с использованием при этом для реализации блоков методов канонического синтеза и предлагаемой модификации таблиц переходов Хаффмена.

Необходимо отметить, что функционирование всех приведенных в работе оригинальных схем было проверено путем виртуального моделирования в среде Multisim 12 и Multisim 14 [23]. Большое количество схем, реализующих предложенные модели, с разными кодированиями состояний блоков, в том числе кодом Грея и кодом Джонсона, приведено в описаниях патентов на изобретения и в монографиях [21, 22] и проверено путем моделирования в среде Multisim.

Литература:

1. Глушков В.М. Синтез цифровых автоматов. М.: Физматгиз, 1962. 476 с.
2. Лазарев В.Г., Пийль Е.И. Синтез управляющих автоматов. М.: Энергоатомиздат, 1989. 328 с.
3. Алексенко А.Г. Основы микросхемотехники. Издание третье. М.: Бином. Лаборатория знаний, 2010. 448 с.
4. Попов Л.Н. Схемотехника цифровых вычислительных устройств. М.: Вузовская книга, 2015. 116 с.
5. Кистрин А.В., Костров Б.В., Никифоров М.Б., Устюков Д.И. Проектирование цифровых устройств. М.: КУРС ИНФРА-М, 2017. 352 с.
6. Опадчин Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника (Полный курс). М.: «Горячая Линия - Телеком», 2007. 768 с.
7. Наваби З. Проектирование встраиваемых систем на ПЛИС: Пер. с англ. Соловьева В.В. Москва: ДМК Пресс, 2016. 464 с.
8. Киносита К., Асада К., Карацу О. Логическое проектирование СБИС: Пер. с японского. М.: Мир, 1988. 309 с.
9. Фридман А., Менон П. Теория и проектирование переключательных схем: Пер. с англ. Москва: Мир, 1978. 581 с.
10. Хоуп Г. Проектирование цифровых вычислительных устройств на интегральных схемах: Пер. с англ. М.: Мир, 1984. 400 с.
11. Уэйкерли Д.Ф. Проектирование цифровых устройств: в 2-х т.: Пер. с англ. М.: Постмаркет, 2002. 1087 с.
12. Баранов С.Н. Синтез микропрограммных автоматов. Л.: Энергия, 1974. 216 с.
13. Бабич Н.П., Жуков И.А. Основы цифровой схемотехники. Москва: Додэка – XXI, Киев: МК-Пресс, 2007. 480 с.
14. Гудко Н.И., Головицына М.В. Цифровое устройство для формирования последовательностей управляющих сигналов с последовательным переносом информации: пат. 2642395. Рос. Федерация. № 2016123588; заявл. 15.06.2016; опубл. 20.12.2017. Бюл. № 35. 10 с.

15. Гудко Н.И., Смышляев Е.И. Цифровое устройство для формирования последовательностей управляющих сигналов с параллельным переносом: пат. 2475954. Рос. Федерация. № 2011110562/08; заявл. 23.03.2011; опубл. 27.09.2012. Бюл. № 5. 11 с.

16. Гудко Н.И., Литвинов В.П. Цифровое устройство для формирования последовательностей управляющих сигналов: пат. 2397610. Рос. Федерация. № 2008124113/09; заявл. 19.06.2008; опубл. 20.08.2010. Бюл. № 23. 19 с.

17. Гуменюк А.Д., Журавлев В.И., Мартюшев Ю.Ю., Струков А.З., Цветков С.И. Основы электроники, радиотехники и связи / Под ред. Г.Д. Петрухина. М.: Горячая линия-Телеком, 2015. 480 с.

18. Шестеркин А.Н. Введение в электротехнику. Элементы и устройства вычислительной техники. М.: Горячая линия-Телеком, 2015. 252 с.

19. Потемкин И.С. Функциональные узлы цифровой автоматики. М.: Энергоатомиздат, 1988. 320 с.

20. Букреев И.Н., Горячев В.И., Мансуров Б.М. Микроэлектронные схемы цифровых устройств. М.: Техносфера, 2009. 712 с.

21. Гудко Н. Эффективные модели цифровых устройств циклического действия. LAP LAMBERT Academic Publishing, 2016. 136 с.

22. Гудко Н.И. Синтез цифровых устройств циклического действия. М.: Горячая линия-Телеком, 2014. 96 с.

23. Иванов В.Н. Применение компьютерных технологий при проектировании электрических схем. М.: Солон-Пресс, 2017. 226 с.

References:

1. Glushkov V.M. Synthesis of digital automata. Moscow: Fismatgis Publ., 1962. 476 p. (in Russ.).

2. Lazarev V.G., PiyI' E.I. Synthesis of control automata. Moscow: Energoatomizdat Publ., 1989. 328 p. (in Russ.).

3. Aleksenko A.G. Fundamentals of microcircuitry. The third edition. Moscow: Binom. Laboratory of Knowledge Publ., 2010. 448 p. (in Russ.).

4. Popov L.N. Circuitry of digital computing devices. Moscow: Vuzovskaya kniga Publ., 2015. 116 p. (in Russ.).

5. Kistrin A.V., Kostrov B.V., Nikiforov M.B., Ustyukov D.I. Designing of digital devices. Moscow: KURS INFRA-M Publ., 2017. 352 p. (in Russ.).

6. Opadchin Yu.F., Gludkin O.P., Gurov A.I. Analog and digital electronics (Full course). Moscow: "Goryachaya liniya-Telekom" Publ., 2007. 768 p. (in Russ.).

7. Nawabi Z. Designing Embedded Systems on FPGA: Transl. from Engl. Solovyev V.V. Moscow: DMK Press Publ., 2016. 464 p. (in Russ.).

8. Kinoshita K., Asada K., Karatsu O. Logical design of VLSI: Transl. from Jap. Moscow: Mir Publ., 1988. 309 p. (in Russ.).

9. Friedman A., Menon P. Theory and design of switching circuits: Transl. from Engl. Moscow: Mir Publ., 1978. 581 p. (in Russ.).

10. Hope G. Designing digital computing devices on integrated circuits: Transl. from Engl. Moscow: Mir Publ., 1984, 400 p. (in Russ.).

11. Waykery D.F. Design of digital devices: in 2 vol.: Transl. from Engl. Moscow: Postmarket Publ., 2002. 1087 p. (in Russ.).
12. Baranov S.N. Synthesis of microprogram automata. Leningrad: Energiya Publ., 1974. 216 p. (in Russ.).
13. Babich N.P., Zhukov I.A. Fundamentals of digital circuitry. Moscow: Dodeka – XXI Publ., Kiev: MK-Press Publ., 2007. 480 p. (in Russ.).
14. Gudko N.I., Golovitsyna M.V. Digital device for the generation of sequences of control signals with sequential information transfer: pat. 2642395 Russian Federation. № 2016123588; filled 15.06.2016; publ. 20.12.2017. (in Russ.).
15. Gudko N.I., Smyshlyaev E.I. Digital device for generating sequences of control signals with parallel transfer: pat. 2475954 Russian Federation. № 2011110562/08; filled 23.03.2011; publ. 27.09.2012. (in Russ.).
16. Gudko N.I., Litvinov V.P. A digital device for generating sequences of control signals: pat. 2397610 Russian Federation. № 2008124113/09; filled 19.06.2008; publ. 20.08.2010. (in Russ.).
17. Gumenyuk A.D., Zhuravlev V.I., Martyshev Yu.Yu., Strukov A.Z., Tsvetkov S.I. Fundamentals of electronics, radio engineering and communications / Ed. G.D. Petrukhin. Moscow: "Goryachaya liniya-Telekom" Publ., 2015. 480 p. (in Russ.).
18. Shesterkin A.N. Introduction to electro-technology. Elements and devices of computer technology. Moscow: "Goryachaya liniya-Telekom" Publ., 2015. 252 p. (in Russ.).
19. Potemkin I.S. Functional nodes of digital automation. Moscow: Energoatomizdat Publ., 1988. 320 p. (in Russ.).
20. Bukreev I.N., Goryachev V.I., Mansurov B.M. Microelectronic circuits of digital devices. Moscow: Tekhnosfera Publ., 2009. 712 p. (in Russ.).
21. Gudko N. Effective models of digital devices of cyclic action. LAP LAMBERT Academic Publishing, 2016. 136 p. (in Russ.).
22. Gudko N.I. Synthesis of digital devices of cyclic action. Moscow: "Goryachaya liniya-Telekom" Publ., 2014. 96 p. (in Russ.).
23. Ivanov V.N. Application of computer technology in the design of electrical circuits. Moscow: Solon-Press, 2017. 226 p. (in Russ.).

Об авторе:

Гудко Николай Иванович, кандидат технических наук, ведущий инженер АО Александровский научно-исследовательский институт телевизионной техники «Рекорд» (АО АНИИТТ «Рекорд») (601655, Россия, Владимирская обл., г. Александров, ул. Ленина, д. 13).

About the author:

Nikolay I. Gudko, Ph.D. (Eng.), Lead Engineer, JSC Aleksandrov Research Institute of Television Equipment "Rekord" (JSC ANIITT "Rekord") (13, Lenina St., Aleksandrov, Vladimir region, 601655, Russia).